

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-181159

(43)Date of publication of application : 23.07.1993

(51)Int.Cl. G02F 1/136
G09F 9/30

(21)Application number : 03-346591 (71)Applicant : TOSHIBA CORP

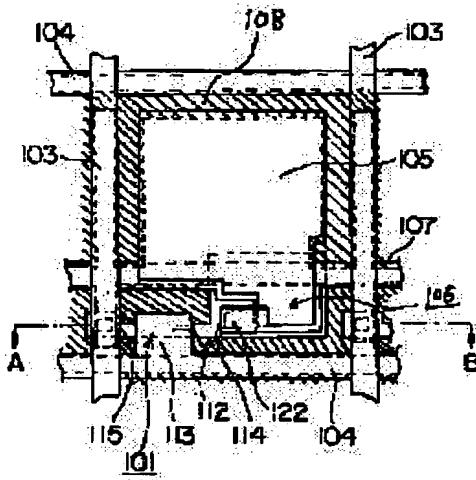
(22)Date of filing : 27.12.1991 (72)Inventor : KOBAYASHI MICHIIYA

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY ELEMENT

(57)Abstract:

PURPOSE: To realize high quality display having sufficiently high luminance and controlled display defects.

CONSTITUTION: Since a black matrix 108 is disposed on the TFT substrate side of this liq. crystal display element but is not disposed at parts confronting scanning lines 104, electric capacity is not formed between the matrix 108 and the scanning lines 104 made of a metal or semiconductor through an insulating layer, accordingly the problem of occurrence of display defects due to such electric capacity is solved. Since the black matrix 108 is disposed on the TFT substrate side, high alignment accuracy is not required at the time of combining substrates, the rate of opening to a pixel electrode 105 can be increased and the luminance of picture elements can be enhanced. High quality display having high luminance can be attained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

CLAIMS

[Claim(s)]

[Claim 1] The active matrix type liquid crystal display element characterized by providing substantially the shading film arranged by the aforementioned switching element substrate so that the gap of the aforementioned pixel electrodes may be covered that there is nothing, alias a wrap, for the aforementioned scanning line in the active matrix type liquid crystal display element characterized by providing the following. Matrix wiring which consists of two or more scanning line and two or more signal lines. The pixel electrode installed in each intersection of the aforementioned matrix wiring. The switching element substrate which has the transistor switching element connected to the aforementioned pixel electrode and the aforementioned matrix wiring. The liquid crystal constituent pinched between the opposite substrate which has the counterelectrode which counters the aforementioned pixel electrode, and the aforementioned switching element substrate and the aforementioned opposite substrate.

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]

[Industrial Application] this invention relates to the active matrix type liquid crystal display element using the switching element which consists of TFT (TFT).

[0002]

[Description of the Prior Art] The liquid crystal display element is briskly used as display devices, such as television and graphic display. There are some which especially an active matrix type liquid crystal display element has high-speed responsibility, and it was suitable for high pixel number-ization, and it was expected as what realizes high-definition-izing of a display screen, enlargement, color screen-ization, etc., and research and development were furthered, and were already put in practical use also in it.

[0003] This active matrix type liquid crystal display element is prepared so that the scanning line and a signal line may be intersected perpendicularly on a transparent insulating substrate, and it arranges a switching element and a pixel electrode for every intersection of the scanning line and signal line, respectively.

[0004] Since drive control of each pixel is performed by this switching element in distribution, the high-speed drive of a pixel is attained and the formation of a high pixel number and large area-ization are attained.

[0005] As a switching element, the TFT (following and TFT:Thin Film Transistor

and abbreviated name) which has a steep on-off property corresponding to the purpose of use is usually used.

[0006] TFT is a kind of an insulated-gate type field-effect transistor, for example, a drain is connected to a signal line and the source is connected to the pixel electrode for the gate at the scanning line.

[0007] If a scanning pulse is supplied to the gate, between the drain of TFT which has the gate, and the sources will be in switch-on, and a signal level will be impressed to a pixel electrode through a drain and the source from a signal line. the time of the scanning pulse not being supplied to the gate -- between the source of the TFT, and drains -- high -- since it is in the state [****], the signal level from a drain is not impressed to the pixel electrode connected to the source, but the potential of a pixel electrode is held. Such switching operation is performed in TFT.

[0008] The thing using amorphous silicon (a-Si) or polycrystal silicon (poly-Si) as this TFT is common.

[0009] TFT using amorphous silicon (a-Si) is suitable for the flat TV or a large-sized liquid crystal display called the display for OA from the feature that it can form over a large area on a glass substrate. On the other hand, since TFT using polycrystal silicon (poly-Si) can also form the circumference drive circuit on the same substrate according to the existing manufacture process satisfactory to the drive of liquid crystal at one even if

it forms the dimension of TFT small with 10-200 [cm/Vs], since the mobility of a carrier is high, it is suitable for the liquid crystal display used for the viewfinder and projection TV of the video camera with which a miniaturization and highly minute-ization are demanded.

[0010] The plan showing the display pixel field portion of the conventional liquid crystal display element which has the TFT substrate for which drawing 8 used polycrystal silicon, and drawing 9 are cross sections which meet the A-B line.

[0011] The display pixel field portion of this liquid crystal display element has TFT801, a signal line 803, the scanning line 804, the pixel electrode 805, and the storage capacitance 806.

[0012] The principal part consists of the gates 813 which consist of the barrier layer 811 which TFT801 becomes from polycrystal silicon, a gate insulator layer 812, and polycrystal silicon of low resistance.

[0013] By both side of the portion which meets the gate 813 of a barrier layer 811, the phosphorus (P) which is n type dopant is doped, it considers as low resistance, and the source 814 and the drain 815 are formed. A drain 815 is the aluminum (aluminum) and chromium which penetrate the layer insulation film 802 in a contact hole (Cr). It connects with the signal line 803 through the interlayer connection polar zone which consists of two-layer structure. Moreover,

the source 814 is the aluminum (aluminum) and chromium which penetrate the layer insulation film 802 in a contact hole (Cr). It connects with the pixel electrode 805 which consists of a transparent electrode of ITO through the interlayer connection electrode 822 which consists of two-layer structure. Moreover, the gate 813 is formed in the scanning line 804 and one with the polycrystal silicon of low resistance.

[0014] Moreover, the edge 821 of a barrier layer 811 is arranged so that the storage-capacitance line 807 may be countered through the edge 831 of the gate insulator layer 812. This storage-capacitance line 807 carries out patterning of the polycrystal silicon film of low resistance of the aforementioned gate 813 and this layer, and is formed. The storage capacitance 806 is formed by the edge 821 of these barrier layers 811, the edge 831 of the gate insulator layer 812, and the storage-capacitance line 807.

[0015] By the way, that to which especially the above TFT used the amorphous silicon (a-Si) for the barrier layer has remarkable generating of a photocurrent so that clearly also from this amorphous silicon being used for the solar battery. Generating of this photocurrent is generated also in TFT which used polycrystal silicon. If light is irradiated by TFT from the exterior, a photocurrent will occur and TFT will malfunction. Then, in order to prevent

generating of such a photocurrent, it is necessary to prepare the shading film for intercepting the light irradiated by TFT from the exterior.

[0016] drawing 10 shows the above-mentioned TFT substrate 800 and the opposite substrate 900 countered and prepared in this -- an ellipsis **** view and drawing 11 are the cross sections of the opposite substrate 900 in part

[0017] The counterelectrode 905 which the opposite substrate 900 becomes from the black matrix 908, a light filter 903, and the transparent electrode of ITO is arranged.

[0018] On the glass insulating substrate 901, the black matrix 908 which comes to carry out photo etching of the thin film which consists of a metal like the chromium (Cr) which formed membranes by sputtering etc. is formed. The light filter 903 is formed in the upper layer of a staining technique, a pigment-content powder method, or print processes. The orientation film 907 which carries out rubbing processing of the front face, and serves as a transparent-electrode layer which furthermore turns into the upper layer from ITO as a counterelectrode 905 so that orientation of the liquid crystal may be carried out, while preventing exposing it to liquid crystal directly is formed.

[0019] The black matrix 908 is the shading film which comes to carry out photo etching of the thin film which

consists of a metal like the chromium (Cr) formed on the opposite substrate 900 as mentioned above, as shown in drawing 10, it has opening only into the portion which counters a pixel electrode, and it is formed in a pattern which covers other portions, i.e., the portion which counters the gap of a pixel electrode and a pixel electrode, and shades.

[0020] The opposite substrate 900 counters the TFT substrate 800, and when a position is doubled correctly and it is put together, light passes and it is made opening of this black matrix 908 to be located in right above [of the pixel electrode 805 on the TFT substrate 800], and for light not to pass along the portion of the pixel electrode 805 in the portion and TFT of a gap of the other signal lines 803, the scanning line 804, and the pixel electrode 805.

[0021] The fall of the contrast ratio by the light which passes the portion of the gap of the matrix wiring and the pixel electrode 805 which consist of a signal line 803, the scanning line 804, etc., and leaks by this black matrix 908 while intercepting the light which is going to be irradiated by TFT801 and protecting the malfunction of TFT by the photocurrent from the exterior is prevented.

[0022]

[Problem(s) to be Solved by the Invention] However, usually, although arranged at an opposite substrate side, at this time, if the position of a TFT

substrate and an opposite substrate shifts, it will pass the gap portion between wiring and the pixel electrodes 805 of a signal line 803, the scanning line 804, etc., and, as for the above black matrices, light leaks. It becomes the cause that this display is poor, for example, the pixel of the portion corresponding to the light which leaked in the case of the liquid crystal display element in white mode looks [switch / always / the light] bright, and there is a problem of becoming the cause of the fall of a contrast ratio, display unevenness, etc. that a display is poor.

[0023] Then, although highly precise alignment is needed in case a TFT substrate and an opposite substrate are combined, such highly precise alignment is not easy. It is a vertical angle when an example of this alignment precision is shown. A manufacturing-technology top is difficult for being about ** 2micrometer and an about 10 inches thing, being about ** 3micrometer, and usually, raising alignment precision more than this with a liquid crystal display element with a size of about 5 inches. And since it becomes remarkable [detailed-izing] further [the pixel size of a liquid crystal display element] corresponding to highly-minute-izing, it is possible that this alignment continues to become difficult further.

[0024] The method of arranging a black matrix so that the size grade pixel

electrode of the aforementioned alignment precision may be overlapped as a cure to such a position gap is usually adopted. If it does in this way, the size of the aforementioned overlap portion can absorb the position gap at the time of combining a TFT substrate and an opposite substrate. However, the effective-area product to the pixel electrode of the part black matrix becomes small, and preparing an overlap portion with a pixel electrode in a black matrix has the problem that the part of decline in the numerical aperture and the brightness of a pixel fall.

[0025] Furthermore, by the TFT substrate and the opposite substrate, although the heat histories in the manufacture process differ, since the degrees of expansion by heat and expansion and contraction differ, the pitch of the pattern of both substrates itself shifts into a manufacture process, and the problem that exact alignment becomes difficulty further also has it. Although the overlap portion of the aforementioned black matrix must be further enlarged in order to solve this problem, the effective-area product to the pixel electrode of a black matrix becomes small further by this, and there is a problem that the brightness of a pixel falls further.

[0026] Thus, in arranging a black matrix in an opposite substrate side, there is a problem of the position gap at the time of

combining a TFT substrate and an opposite substrate.

[0027] Then, it is possible to make a black matrix to a TFT substrate side. It is because it is realizable to the alignment precision of the pixel electrode on the same substrate, and a black matrix, and about 1 micrometer.

[0028] However, when making a black matrix to a TFT substrate side in this way, the structure of a TFT substrate becomes complicated, and a manufacture process will also become complicated, and there is a problem that a manufacturing cost rises from the fall of the yield etc.

[0029] Moreover, although a black matrix is usually formed by metal thin film like chromium (Cr), there is a problem that electrostatic capacity will be formed by being arranged so that such a metal thin film may approach the upper layer or the lower layer of matrix wiring of the scanning line etc. or TFT at these and may cover these.

[0030] It is a scanning pulse passing through the inside of the scanning line to especially be greatly influenced of such electrostatic capacity, and if delay and a wave provincial accent arise to a scanning pulse and time delay energizing and the malfunction of TFT occur and lengthen with the aforementioned electrostatic capacity, the problem that a poor display occurs is in the picture on a liquid crystal display element.

[0031] The place which accomplished in

order that this invention might solve such a problem, and is made into the purpose By providing a wrap black matrix with a sufficient precision, the gap and TFT between matrix wiring and pixel electrodes, such as a signal line It is in offering the liquid crystal display element which solved the problem of generating with the poor display of the liquid crystal display element which solves the problem of a fall of the brightness of a display pixel, and originates in time delay energizing and the malfunction of TFT, had sufficient brightness and suppressed generating with a poor display and which realizes high-definition image display.

[0032]

[Means for Solving the Problem] In order to solve the above-mentioned problem, the active matrix type liquid crystal display element of this invention The matrix wiring which consists of two or more scanning line and two or more signal lines, and the pixel electrode installed in each intersection of the aforementioned matrix wiring, The switching element substrate which has the transistor switching element connected to the aforementioned pixel electrode and the aforementioned matrix wiring, In the active matrix type liquid crystal display element which has the liquid crystal constituent pinched between the opposite substrate which has the counterelectrode which counters the aforementioned pixel electrode, and the

aforementioned switching element substrate and the aforementioned opposite substrate It is characterized by providing substantially the shading film arranged by the aforementioned switching element substrate so that the gap of the aforementioned pixel electrodes may be covered that there is nothing, alias a wrap, for the aforementioned scanning line.

[0033] In addition, the upper layer of the aforementioned switching element substrate or a lower layer may also prepare even the interlayer of a layer structure the aforementioned shading film and the so-called black matrix. However, at this time, a black matrix intercepts the light from the outside which carries out incidence to TFT so that TFT may not be hit, and it must be arranged so that light may not leak from the gap of the aforementioned pixel electrodes.

[0034] Moreover, depending on the case, you may arrange a black matrix so that not only the scanning line but a signal line may not be covered.

[0035] Moreover, as long as it is the grade to which the electrostatic capacity formed between the scanning lines can disregard this black matrix substantially depending on the position and the configuration where it is arranged, you may arrange so that the scanning line may be covered partially, or so that the scanning line may be made to overlap.

For example, it is because a certain amount of overlap is required to prevent this although it is also considered that the light which carries out incidence from diagonal crossing to the aforementioned switching element substrate when the black matrix is arranged by the layer which kept a certain amount of distance from the layer in which TFT and the scanning line were arranged hits TFT, or that such a light will leak from a part for opening.

[0036]

[Function] Since the black matrix as a shading film is prepared in the TFT substrate (so-called switching element substrate) side which has the matrix wiring and the TFT element which consist of the scanning line and a signal line, a pixel electrode, etc., it does not have the problem [light / by gap of the alignment between substrates like / at the time of being prepared in a counterelectrode side] / of leakage, and can cover the gap and TFT between matrix wiring and a pixel electrode with a sufficient precision. Therefore, the overlap of a black matrix and a pixel electrode can be made very small, and the problem of a fall of the brightness of the display pixel resulting from the fall of the effective-area product of a black matrix to a pixel electrode can be solved.

[0037] Moreover, in the scanning line, since it is arranged so that the gap of electrodes may be covered that there is

nothing, as for this black matrix, electrostatic capacity is not formed between the scanning lines which consist of a metal or a semiconductor through an insulating layer, alias a wrap. The wave provincial accent of the scanning pulse which originated in electrostatic capacity by this, the malfunction of TFT by delay, and generating of time delay energizing can be suppressed, the poor display of a liquid crystal display element can be canceled, and high-definition image display which suppressed generating with a poor display with sufficient brightness can be realized.

[0038]

[Example] Hereafter, the example of the active matrix type liquid crystal display element of this invention is explained in detail based on a drawing.

[0039] (Example 1) The plan showing the display pixel portion of the active matrix type liquid crystal display element of the 1st example which drawing 1 requires for this invention, the cross section with which drawing 2 meets the A-B line, and drawing 3 are the plans which looked at the active matrix type liquid crystal display element of the 1st example from the transparent insulating-substrate side made from a quartz.

[0040] The active matrix type liquid crystal display element of this 1st example has the TFT substrate by which the black matrix was arranged in the lower layer of TFT, the opposite substrate

which counters this, and the liquid crystal constituent pinched among both these substrates.

[0041] Here, it explains focusing on the TFT substrate in which the black matrix was arranged as the principal part of this example.

[0042] As for the display pixel portion of the TFT substrate of this example, the principal part consists of TFT101, a signal line 103, the scanning line 104, a pixel electrode 105, a storage capacitance 106, and a black matrix 108.

[0043] As the layer structure From a lower layer on the transparent insulating substrate 100 made from a quartz as a shading film which becomes order from metal membranes or those silicide films, such as titanium (Ti) and a tungsten (W), etc. The ** black matrix 108, a silicon oxide $\text{O} [\text{SiO}_2]$ A film 109, polycrystal silicon The barrier layer 111 of TFT which consists of (poly-Si), the gate insulator layer 112, the gate 113 that consists of polycrystal silicon (poly-Si) of low resistance, the scanning line 104 and the storage-capacitance line 107, the layer insulation film 102, the pixel electrode 105 that consists of a transparent electrode like ITO, aluminum (aluminum) and chromium (Cr) The signal line 103 and the interlayer connection electrode 122 which consist of two-layer structure, and SiN_x from -- the becoming protective coat 123 is formed

[0044] The principal part consists of a barrier layer 111 which has the source 114 and the drain 115 of the above-mentioned [TFT101 as a switching element], a gate insulator layer 112, and the gate 113.

[0045] Both the sides of the portion which meets the gate 113 of a barrier layer 111 dope the phosphorus (P) which is n type dopant, and consider as low resistance, and the source 114 and the drain 115 are formed. A drain 115 is the aluminum (aluminum) and chromium which penetrate the layer insulation film 102 in a contact hole (Cr). It connects with the signal line 103 which consists of two-layer structure. Moreover, the source 114 is the aluminum (aluminum) and chromium which penetrate the layer insulation film 102 in a contact hole (Cr). It connects with the pixel electrode 105 which consists of a transparent electrode of ITO through the interlayer connection electrode 122 which consists of two-layer structure. Moreover, the gate 113 is formed in the scanning line 104 and one with the polycrystal silicon of low resistance.

[0046] Moreover, the edge 121 by the side of the source of a barrier layer 111 is arranged so that the storage-capacitance line 107 may be countered through the edge 131 of the gate insulator layer 112. This storage-capacitance line 107 carries out patterning of the polycrystal silicon film of low resistance of the

aforementioned gate 113 and this layer, and is formed. The storage capacitance 106 which is MOS capacity is formed by the edge 121 of a barrier layer 111, the edge 131 of the gate insulator layer 112, and the storage-capacitance line 107.

[0047] And for the black matrix 108, thickness is abbreviation although the portion of a slash showed drawing 1. It is the shading film which is 200nm, and it is arranged so that the gap and TFT101 of the matrix wiring and the pixel electrode 105 with which the scanning line 104 and a signal line 103 come to cross may be covered and the pixel electrode 105, the scanning line 104, a signal line 103, and the storage-capacitance line 107 may not be covered. However, as shown in drawing 3, in order to prevent the leakage of light more certainly, some overlap is prepared within limits which do not have the influences of the fall of a contrast ratio etc.

[0048] since it corresponds to a gap of the alignment in the black matrix arranged like before at the opposite substrate side -- overlap of a black matrix and a pixel electrode 2 -- or -- About 3 micrometers was the need and the numerical aperture for opening in case the pitch between the pixel is 60 micrometers was 30%. However, it sets to the black matrix 108 concerning this invention, and is the size of the above overlap. Since it can be made 1 micrometer or less, high-definition image display which could make the

numerical aperture for the opening large even to 40%, suppressed the fall of the brightness and contrast ratio which are a pixel, and suppressed generating with a poor display with sufficient brightness has been realized.

[0049] Moreover, the black matrix 108 does not have the thing for which electrostatic capacity is formed between the scanning lines 104 through the silicon-oxide (SiO₂) film 109 as an insulating layer etc. since it is arranged that there is nothing, alias a wrap, in the scanning line 104, the malfunction and time delay energizing of TFT101 by the wave provincial accent of the scanning pulse resulting from such electrostatic capacity or delay are suppressed, and the poor display of a liquid crystal display element is canceled. In this way, the high-definition image display which suppressed generating with a poor display with sufficient brightness is realizable.

[0050] Moreover, the thing of the black matrix 108 of this example for which electrostatic capacity is formed between the black matrix 108 and a signal line 103 since it is arranged that there is nothing, alias a wrap, is lost in a signal line 103, and problems, such as change of the signal level resulting from this electrostatic capacity, are also solved.

[0051] Furthermore, since the metal black matrix 108 is formed in the lower layer of the gap between a signal line 103

and the pixel electrode 105 so that clearly [drawing 2 and drawing 3], this functions like an electric shield and it suppresses the cross talk between a signal line 103 and the pixel electrode 105. Potential change of the pixel electrode 105 which originates in the cross talk between signal lines 103 by this is suppressed. it was checked by 0.3 % to the potential rate of change of the liquid crystal display element concerning the conventional technology being 1.0 %, when potential change of the pixel electrode 105 resulting from such a cross talk is actually measured in the time of impressing the voltage about [of a counterelectrode] 0.7 % and potential in the time of the potential rate of change in the liquid crystal display element of this example not impressing voltage to the black matrix 108 that until reduction can be carried out

[0052] The order of the process is explained for such a manufacture method of the active matrix type liquid crystal display element of this example simple later on.

[0053] On the transparent insulating substrate 100 made from a quartz, it is thickness. ** of metal membranes, such as about 200nm titanium (Ti) and a tungsten (W), forms the silicide film etc. by the sputtering method etc., it carries out patterning by photo etching etc., and it forms the black matrix 108.

[0054] To a degree The silicon-oxide

(SiO₂) film 109 of about 800nm thickness is formed all over a substrate by ordinary-pressure CVD or the plasma CVD method.

[0055] Next, a polycrystal silicon (poly-Si) film is formed by reduced pressure CVD. At 600 degrees, after [24 hours] carrying out solid phase growth, patterning is carried out, and a barrier layer 111 is obtained. The edge 121 by the side of the source 114 of this barrier layer 111 is formed so that it may be used as an electrode of a storage capacitance 106, and it may counter with the storage capacitance line 107. And the gate insulator layer 112 is formed in the front face of this barrier layer 111 by the oxidizing [thermally] method.

[0056] Next, a polycrystal silicon (poly-Si) film is formed by reduced pressure CVD, patterning of this is carried out, and the gate 113, the scanning line 104, and the storage-capacitance line 107 are formed. The phosphorus (P) which is n type dopant is driven into a barrier layer 111 with ion-implantation, and the source 114 and a drain 15 are formed.

[0057] Next, a silicon oxide (SiO₂) is formed by reduced pressure CVD as a layer insulation film 102, and an ITO film is further formed by the sputtering method as a pixel electrode 105.

[0058] And a contact hole is opened in the layer insulation film 102, and they are aluminum (aluminum) and chromium on it (Cr). The signal line 103 and the

interlayer connection electrode 122 which consist of two-layer structure are formed. [0059] and these upper whole -- a wrap -- like -- SiNx from -- the becoming protective coat 123 is formed using a plasma CVD method

[0060] Thus, since the black matrix 108 is formed in right above [of the transparent insulating substrate 100 made from a quartz] and a next process can apply the almost conventional manufacture process, the active matrix type liquid crystal display element of this example does not almost have elevation of the complicated pod which adds a special manufacture process, and a manufacturing cost, either, and it is excellent [element] even if it sees from the field of the manufacture method.

[0061] (Example 2) The plan in which drawing 4 shows the pixel portion of the active matrix type liquid crystal display element of the 2nd example of this invention, and drawing 5 are cross sections which meet the A-B line. In addition, in order to simplify an understanding of the main point of this invention in this drawing, the display pixel portion of the active matrix type liquid crystal display element of the structure which omitted the storage capacitance is shown.

[0062] The layer structure of the display pixel portion of the TFT substrate of this example As shown in drawing 5, sequentially from a lower layer on the

transparent insulating substrate 200 made from a quartz Polycrystal silicon The barrier layer 211 of TFT which consists of (poly-Si), the gate insulator layer 212, the gate 213 that consists of polycrystal silicon (poly-Si) of low resistance and the scanning line 204, the layer insulation film 202, the pixel electrode 205 that consists of a transparent electrode like ITO, aluminum (aluminum) and chromium (Cr) The signal line 203 and the interlayer connection electrode 222 which consist of two-layer structure, and SiNx from -- as a shading film which consists of metal membranes or those silicide films, such as the becoming protective coat 223 and titanium (Ti), and a tungsten (W) The ** black matrix 208 is formed.

Thickness of this black matrix 208 It could be 200nm. Moreover, thickness of a protective coat 223 It could be 300nm.

[0063] Thus, the superficial configuration of the black matrix 208 arranged at the best layer of a TFT substrate covers the gap and TFT201 of pixel electrode 205, as shown in drawing 4 , and the pixel electrode 205 and the scanning line 204 are arranged by configuration which is not covered. However, in order to prevent the leakage of light more certainly, some overlap is prepared within limits which do not have the influences of the fall of a contrast ratio etc. Size of this overlap It is 1 micrometer or less and high-definition image display which could make the

numerical aperture for opening to the pixel electrode 205 large even to 40%, suppressed the fall of the brightness and contrast ratio which are a pixel, and suppressed generating with a poor display with sufficient brightness is realized.

[0064] moreover, when potential change of the pixel electrode 205 resulting from the cross talk between a signal line 203 and the pixel electrode 205 was measured, even if it did not impress voltage to the black matrix 208 in this 2nd example to potential rate of change [in / 1.0 % and the liquid crystal display device of the 1st example / in the potential rate of change of the liquid crystal display element concerning the conventional technology] being 0.7 %, the potential rate of change of the pixel electrode 205 became 0.5 %. Since the black matrix 208 of the 2nd example is approached and formed in the pixel electrode 205 and the signal line 203 rather than the 1st example, this is because the electric shielding effect was heightened.

[0065] (Example 3) The plan in which drawing 6 shows the pixel portion of the active matrix type liquid crystal display element of the 3rd example of this invention, and drawing 7 are cross sections which meet the A-B line. In this drawing, in order to simplify an understanding of the main point of this invention, the active matrix type liquid crystal display element of the structure

which omitted the storage capacitance is shown.

[0066] In this 3rd example, rather than the matrix wiring and TFT301 which consist of the scanning line 304 and a signal line 303, the black matrix 308 is the upper layer, and is arranged in the position of a lower layer [electrode / pixel / 305]. And the superficial configuration covers the gap and TFT301 of pixel electrode 305, and the pixel electrode 305 and the scanning line 304 are arranged by configuration which is not covered. However, in order to prevent the leakage of light more certainly, some overlap is prepared within limits which do not have the influences of the fall of a contrast ratio etc. Size of this overlap It is 1 micrometer or less and high-definition image display which could make the numerical aperture for opening to the pixel electrode 305 large even to 40%, suppressed the fall of the brightness and contrast ratio which are a pixel, and suppressed generating with a poor display with sufficient brightness is realized.

[0067] The layer structure of the display pixel portion of the TFT substrate of this example As shown in drawing 7 Sequentially from a lower layer, on the transparent insulating substrate 300 made from a quartz Polycrystal silicon The gate 313 and the scanning line 304, the layer insulation film 302, aluminum (aluminum) and chromium (Cr) that

consist of the barrier layer 311 of TFT which consists of (poly-Si), a gate insulator layer 312, and polycrystal silicon (poly-Si) of low resistance. The signal line 303 and SiNx which consist of two-layer structure a shell as a shading film which consists of metal membranes or those silicide films, such as the layer insulation film 324, titanium (Ti), and a tungsten (W) the ** black matrix 308 and SiNx from the becoming protective coat 323 and the pixel electrode 305 which consists of an interlayer connection electrode 322 and a transparent electrode like really formed ITO are formed.

[0068] Thickness of this black matrix 308 It is each about the thickness of 200nm, a protective coat 323, and the layer insulation film 324. It could be 200nm.

[0069] By arranging the black matrix 308 as mentioned above, the potential rate of change resulting from the cross talk of the pixel electrode 305 was further reduced rather than the 2nd example in this example. It was 0.4%. Since the black matrix 208 of the 2nd example approaches further the pixel electrode 205 and a signal line 203 and is prepared in them rather than the 1st example, this is because the electric shielding effect was heightened further.

[0070]

[Effect of the Invention] As explained in detail, as mentioned above, the active matrix type liquid crystal display element of this invention By having a

wrap black matrix with a sufficient precision, the gap and TFT between the matrix wiring and the pixel electrodes which consist of the scanning line and a signal line The problem of generating with the poor display of the liquid crystal display element which solves the problem of a fall of the brightness of a display pixel, and originates in time delay energizing and the malfunction of TFT is solved, and realization of the high-definition image display which suppressed generating with a poor display with sufficient brightness is enabled.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The plan showing the display pixel portion of the active matrix type liquid crystal display element of the 1st example concerning this invention.

[Drawing 2] The cross section which meets the A-B line of the display pixel portion of the active matrix type liquid crystal display element of the 1st example concerning this invention.

[Drawing 3] The plan which looked at the active matrix type liquid crystal display element of the 1st example concerning this invention from the transparent insulating substrate side made from a quartz.

[Drawing 4] The plan showing the pixel portion of the active matrix type liquid

crystal display element of the 2nd example concerning this invention.

[Drawing 5] The cross section which meets the A-B line of the pixel portion of the active matrix type liquid crystal display element of the 2nd example concerning this invention.

[Drawing 6] The plan showing the pixel portion of the active matrix type liquid crystal display element of the 3rd example concerning this invention.

[Drawing 7] The cross section which meets the A-B line of the pixel portion of the active matrix type liquid crystal display element of the 3rd example concerning this invention.

[Drawing 8] The plan showing the display pixel field portion of the conventional liquid crystal display element.

[Drawing 9] The cross section which meets the A-B line of the display pixel field portion of the conventional liquid crystal display element.

[Drawing 10] the TFT substrate 800 and the opposite substrate 900 countered and prepared in this are shown -- a part -- an ellipsis **** view

[Drawing 11] The cross section of the opposite substrate 900.

[Description of Notations]

100 -- Transparent insulating substrate made from a quartz

101 -- TFT

102 -- Layer insulation film

103 -- Signal line

104 -- Scanning line

105 -- Pixel electrode

106 -- Storage capacitance

107 -- Storage-capacitance line

108 -- Black matrix

109 -- Silicon-oxide film

111 -- Barrier layer

112 -- Gate insulator layer

113 -- Gate

114 -- Source

115 -- Drain

121 -- Edge by the side of the source of a barrier layer

122 -- Interlayer connection electrode

123 -- Protective coat

131 -- Edge of a gate insulator layer

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-181159

(43)公開日 平成5年(1993)7月23日

(51)Int.Cl.⁵
G 0 2 F 1/136
G 0 9 F 9/30

識別記号 500
9018-2K
349 C 6447-5G

F I

技術表示箇所

審査請求 未請求 請求項の数1(全9頁)

(21)出願番号

特願平3-346591

(22)出願日

平成3年(1991)12月27日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 小林 道哉

神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内

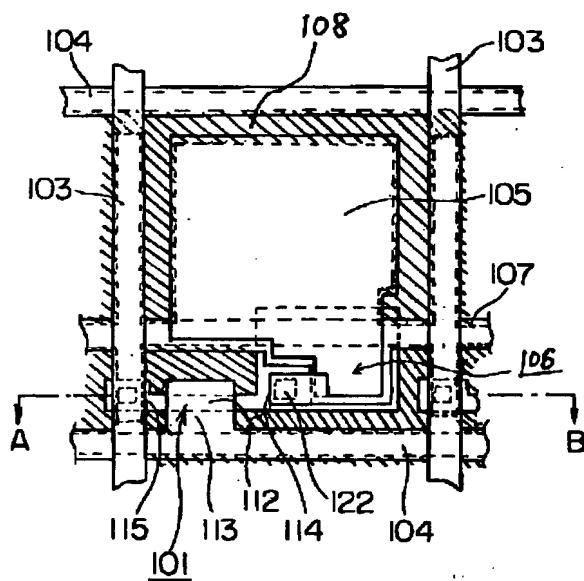
(74)代理人 弁理士 須山 佐一 (外1名)

(54)【発明の名称】 アクティブマトリックス型液晶表示素子

(57)【要約】

【目的】 アクティブマトリックス型液晶表示素子において、十分な輝度を有しあつ表示不良が抑えられた高品位な表示を実現する。

【構成】 ブラックマトリックス108は、TFT基板側に設けられており、しかも走査線104に対向する部分には設けられていないので、金属もしくは半導体からなる走査線104との間で絶縁層を介して電気容量を形成することができない。したがってそのような電気容量に起因して発生する表示不良の問題が解決される。また、前述のようにブラックマトリックス108はTFT基板側に設けられているので、基板を組み合わせる際の位置合わせ精度の問題がなく、画素電極105に対する開口率を高くすることができ、画素の輝度を高くできる。こうして、輝度が高くかつ高品位な表示が実現できる。



【特許請求の範囲】

【請求項1】複数の走査線および複数の信号線からなるマトリックス配線と、前記マトリックス配線の各交差部に設置された画素電極と、前記画素電極および前記マトリックス配線に接続されるトランジスタスイッチング素子とを有するスイッチング素子基板と、前記画素電極に対向する対向電極を有する対向基板と、前記スイッチング素子基板と前記対向基板との間に挟持される液晶組成物とを有するアクティブマトリックス型液晶表示素子において、

前記走査線を実質的に覆うことなく前記画素電極どうしの間隙を覆うように前記スイッチング素子基板に配設される遮光膜を具備することを特徴とするアクティブマトリックス型液晶表示素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は薄膜トランジスタ(TFT)からなるスイッチング素子を用いたアクティブマトリックス型液晶表示素子に関する。

【0002】

【従来の技術】液晶表示素子は、テレビやグラフィックディスプレイなどの表示素子として盛んに用いられている。そのなかでも、特にアクティブマトリックス型液晶表示素子は、高速応答性を有し、高画素数化に適しており、ディスプレイ画面の高画質化、大型化、カラー画面化等を実現するものとして期待され、研究開発が進められて既に実用化されたものもある。

【0003】このアクティブマトリックス型液晶表示素子は、透明絶縁基板上に走査線と信号線を直交するように設け、その走査線と信号線の交差部ごとにスイッチング素子と画素電極とをそれぞれ配設したものである。

【0004】このスイッチング素子によって各画素の駆動制御が分散的に行なわれるので、画素の高速駆動が可能となり、また高画素数化や大面積化が可能となる。

【0005】スイッチング素子としては通常、その使用目的に合致した急峻なオン・オフ特性を有する薄膜トランジスタ(以下、TFT:Thin Film Transistorと略称)が用いられる。

【0006】TFTは絶縁ゲート型の電界効果トランジスタの一種であり、例えばゲートが走査線に、ドレインが信号線に、ソースが画素電極に接続されている。

【0007】ゲートに走査パルスが投入されると、そのゲートを有するTFTのドレインとソースの間が導通状態となって、信号線からドレイン、ソースを通って画素電極に信号電圧が印加される。ゲートに走査パルスが投入されていないときは、そのTFTのソースとドレインの間は高抵抗な状態になっているので、そのソースに接続されている画素電極にはドレインからの信号電圧が印加されず、画素電極の電位が保持される。TFTにおいては、このようなスイッチング動作が行なわれる。

【0008】このTFTとしては、非晶質シリコン(a-Si)または多結晶シリコン(poly-Si)を用いたものが一般的である。

【0009】非晶質シリコン(a-Si)を用いたTFTは、ガラス基板上に大面積にわたって形成が可能であるという特長から、壁掛けテレビやOA用ディスプレイといった大型の液晶表示装置に適している。一方、多結晶シリコン(poly-Si)を用いたTFTは、キャリアの移動度が10~200 [cm/Vs]と高いことから

10 TFTの外形寸法を小さく形成しても液晶の駆動には問題なく、またその周辺駆動回路も既存の製造プロセスによって同一基板上に一体に形成することができるので、小型化、高精細化が要求されるビデオカメラのビューファインダやプロジェクションテレビに用いられる液晶表示装置に適している。

【0010】図8は多結晶シリコンを用いたTFT基板を有する従来の液晶表示素子の表示画素領域部分を示す平面図、図9はそのA-B線に沿う断面図である。

【0011】この液晶表示素子の表示画素領域部分は、20 TFT801と、信号線803と、走査線804と、画素電極805と、蓄積容量806とを有している。

【0012】TFT801は、多結晶シリコンからなる活性層811、ゲート絶縁膜812、低抵抗の多結晶シリコンからなるゲート813からその主要部が構成される。

【0013】活性層811のゲート813に對面する部分の両脇にはn型ドーパントである磷(P)をドーピングして低抵抗とし、ソース814、ドレイン815が形成されている。ドレイン815はコンタクトホールにて30 層間絶縁膜802を貫通するアルミ(A1)とクロム(Cr)の2層構造からなる層間接続電極部を介して信号線803に接続されている。またソース814はコンタクトホールにて層間絶縁膜802を貫通するアルミ(A1)とクロム(Cr)の2層構造からなる層間接続電極822を介して、ITOの透明電極からなる画素電極805に接続されている。またゲート813は走査線804と一体に低抵抗の多結晶シリコンで形成されている。

【0014】また、活性層811の端部821はゲート絶縁膜812の端部831を介して蓄積容量線807に對向するように配設されている。この蓄積容量線807は、前記のゲート813と同層の低抵抗の多結晶シリコン膜をパターンニングして設けられたものである。これらの活性層811の端部821、ゲート絶縁膜812の端部831、蓄積容量線807によって蓄積容量806が形成されている。

【0015】ところで前記のようなTFTは、特に活性層にアモルファスシリコン(a-Si)を用いたものは太陽電池にこのアモルファスシリコンが用いられていることからも明らかのように、光電流の発生が顕著であ

る。この光電流の発生は多結晶シリコンを用いたTFTにおいても発生する。外部からTFTに光が照射されると、光電流が発生してTFTが誤動作してしまう。そこでこのような光電流の発生を防ぐために、外部からTFTに照射される光を遮断するための遮光膜を設ける必要がある。

【0016】図10は上述のTFT基板800と、これに対向して設けられる対向基板900を示す一部省略視図、図11は対向基板900の断面図である。

【0017】対向基板900は、ブラックマトリックス908、カラーフィルタ903、ITOの透明電極からなる対向電極905が配設されている。

【0018】ガラス製絶縁基板901上に、スパッタリングなどにより成膜したクロム(Cr)のような金属からなる薄膜をフォトエッチングしてなるブラックマトリックス908が形成されている。その上層に染色法または顔料分散法または印刷法などによりカラーフィルタ903が形成されている。さらにその上層に対向電極905としてITOからなる透明電極層と、それを液晶に直接に晒すことを防ぐとともに液晶を配向させるように表面をラビング処理してなる配向膜907が形成されている。

【0019】ブラックマトリックス908は、前述のように対向基板900上に成膜されたクロム(Cr)のような金属からなる薄膜をフォトエッチングしてなる遮光膜で、図10に示すように画素電極に対向する部分のみに開口を有し、その他の部分、即ち画素電極と画素電極との間隙に対向する部分を覆って遮光するようなパターンに形成されている。

【0020】対向基板900がTFT基板800に対向して正確に位置を合わせて組み合わされたときに、TFT基板800上の画素電極805の直上にこのブラックマトリックス908の開口部が位置して、画素電極805の部分は光が通過し、その他の信号線803や走査線804と画素電極805との間隙の部分およびTFTには光が通らないようにする。

【0021】このブラックマトリックス908によって、外部からTFT801に照射されようとする光を遮断して光電流によるTFTの誤動作を防ぐとともに、信号線803および走査線804などからなるマトリックス配線と画素電極805との間隙の部分などを通過して漏れる光によるコントラスト比の低下を防いでいる。

【0022】

【発明が解決しようとする課題】しかしながら、上記のようなブラックマトリックスは通常、対向基板側に配置されるが、このときもしTFT基板と対向基板との位置がずれると、信号線803や走査線804などの配線と画素電極805との間の間隙部分を通過して光が漏れる。これが表示不良の原因となって、例えばホワイトモードの液晶表示素子の場合では漏れた光に対応する部分

の画素は常時点灯しているように明るく見え、コントラスト比の低下や表示むらなどの表示不良の原因になるとという問題がある。

【0023】そこでTFT基板と対向基板とを組み合わせる際に高精度な位置合わせが必要となるが、このような高精度な位置合わせは容易ではない。この位置合わせ精度の一例を示すと、対角5インチ程度のサイズの液晶表示素子で通常、 $\pm 2\mu m$ 程度、10インチ程度のもので $\pm 3\mu m$ 程度であり、位置合わせ精度をこれ以上に高めることは、製造技術上困難である。そして液晶表示素子の画素寸法は高精細化に対応して微細化がさらに著しくなってゆくので、今後もさらにこの位置合わせは困難になってゆくことが考えられる。

【0024】このような位置ずれへの対策として、前記の位置合わせ精度の寸法程度画素電極とオーバーラップするようにブラックマトリックスを配設するという方法が通常採用されている。このようにすれば、TFT基板と対向基板とを組み合わせる際の位置ずれは前記のオーバーラップ部分の寸法までは吸収できる。しかしブラックマトリックスに画素電極とのオーバーラップ部分を設けるということは、その分ブラックマトリックスの画素電極に対する開口面積が小さくなつて、その開口率の低下の分、画素の輝度が低下するという問題がある。

【0025】さらに、TFT基板と対向基板とでは、その製造プロセスにおける熱履歴が異なっているが、熱による膨脹、伸縮の度合いが異なることから両基板のパターンのピッチそのものが製造プロセス中にずれてしまい、正確な位置合わせがさらに困難になるという問題もある。この問題を解決するためには、前記のブラックマトリックスのオーバーラップ部分をさらに大きくしなければならないが、これによってさらにブラックマトリックスの画素電極に対する開口面積が小さくなつて、画素の輝度がさらに低下するという問題がある。

【0026】このように、対向基板側にブラックマトリックスを配設する場合には、TFT基板と対向基板とを組み合わせる際の位置ずれの問題がある。

【0027】そこで、ブラックマトリックスをTFT基板側に作り込むことが考えられる。同一基板上での画素電極とブラックマトリックスとの位置合わせ精度は、 $1\mu m$ 程度まで実現が可能だからである。

【0028】しかしながら、このようにブラックマトリックスをTFT基板側に作り込むとき、TFT基板の構造が複雑になり、また製造プロセスも煩雑なものとなって、歩留りの低下などから製造コストが上昇するという問題がある。

【0029】また、ブラックマトリックスは通常、クロム(Cr)のような金属薄膜で形成されるが、このような金属薄膜が走査線などのマトリックス配線やTFTの上層または下層にこれらに近接してこれらを覆うように配設されることで静電容量が形成されてしまうという問

題がある。

【0030】特にそのような静電容量の影響を大きく受けるのは走査線中を通る走査パルスであり、前記の静電容量によって走査パルスに遅延や波形なまりが生じて、TFTの動作遅延や誤動作が発生し、引いては液晶表示素子上の画像に表示不良が発生するという問題がある。

【0031】本発明はこのような問題を解決するために成されたもので、その目的とするところは、信号線などのマトリックス配線と画素電極との間の間隙やTFTを精度良く覆うブラックマトリックスを具備することで、表示画素の輝度の低下の問題を解消し、かつTFTの動作遅延や誤動作に起因する液晶表示素子の表示不良の発生の問題を解消し、十分な輝度を持ち、かつ表示不良の発生を抑えた、高品位な画像表示を実現する液晶表示素子を提供することにある。

【0032】

【課題を解決するための手段】上記の問題を解決するために、本発明のアクティブマトリックス型液晶表示素子は、複数の走査線および複数の信号線からなるマトリックス配線と、前記マトリックス配線の各交差部に設置された画素電極と、前記画素電極および前記マトリックス配線に接続されるトランジスタスイッチング素子とを有するスイッチング素子基板と、前記画素電極に対向する対向電極を有する対向基板と、前記スイッチング素子基板と前記対向基板との間に挟持される液晶組成物とを有するアクティブマトリックス型液晶表示素子において、前記走査線を実質的に覆うことなく前記画素電極どうしの間隙を覆うように前記スイッチング素子基板に配設される遮光膜を具備することを特徴としている。

【0033】なお、前記の遮光膜、いわゆるブラックマトリックスは、前記のスイッチング素子基板の上層でも、下層でも、また層構造の中間層にでも設けて良い。ただしこのとき、ブラックマトリックスはTFTに入射してくる外部からの光をTFTに当らないように遮断し、かつ前記画素電極どうしの間隙から光が漏れないように配設されていなければならない。

【0034】また、ブラックマトリックスは場合によっては走査線だけでなく信号線を覆うことのないように配設してもよい。

【0035】また、このブラックマトリックスは、それが配設される位置および形状によっては、走査線との間で形成される静電容量が実質的に無視できる程度であれば、部分的に走査線を覆うように、または走査線にオーバーラップさせるように配設してもよい。例えばTFTや走査線の配設された層からある程度の距離をおいた層にブラックマトリックスが配設されているような場合、前記のスイッチング素子基板に対して斜交方向から入射してくる光がTFTに当ることや、そのような光が開口部分から漏れてしまうということも考えられるが、これを防止するにはある程度のオーバーラップが必要だから

である。

【0036】

【作用】遮光膜としてのブラックマトリックスは、走査線および信号線からなるマトリックス配線やTFT素子や画素電極などを有するTFT基板（いわゆるスイッチング素子基板）側に設けられるので、対向電極側に設けられた場合のような基板間の位置合わせのずれによる光の漏れの問題がなく、マトリックス配線と画素電極との間の間隙やTFTを精度良く覆うことができる。したが

10 ってブラックマトリックスと画素電極とのオーバーラップを極めて小さくすることができ、画素電極に対するブラックマトリックスの開口面積の低下に起因した表示画素の輝度の低下の問題が解消できる。

【0037】また、このブラックマトリックスは走査線を覆うことなく電極どうしの間隙を覆うように配設されているので、絶縁層を介して金属や半導体からなる走査線との間で静電容量が形成されることがない。これにより静電容量に起因した走査パルスの波形なまりや遅延によるTFTの誤動作や動作遅延の発生を抑制して液晶表示素子の表示不良を解消し、十分な輝度を持ちかつ表示不良の発生を抑えた高品位な画像表示を実現することができる。

【0038】

【実施例】以下、本発明のアクティブマトリックス型液晶表示素子の実施例を、図面に基づいて詳細に説明する。

【0039】（実施例1）図1は本発明に係る第1の実施例のアクティブマトリックス型液晶表示素子の表示画素部分を示す平面図、図2はそのA-B線に沿う断面

20 図、図3は第1の実施例のアクティブマトリックス型液晶表示素子を石英製透明絶縁基板側から見た平面図である。

【0040】この第1の実施例のアクティブマトリックス型液晶表示素子は、ブラックマトリックスがTFTの下層に配設されたTFT基板と、これに対向する対向基板と、これらの両基板間に挟持される液晶組成物とを有している。

【0041】ここでは、本実施例の主要部としてブラックマトリックスが配設されたTFT基板を中心に説明する。

【0042】本実施例のTFT基板の表示画素部分は、TFT101と、信号線103と、走査線104と、画素電極105と、蓄積容量106と、ブラックマトリックス108とからその主要部が構成されている。

【0043】その層構造としては、石英製透明絶縁基板100上に下層から順にチタン（Ti）やタンクステン（W）などの金属膜またはそれらのシリサイド膜などからなる遮光膜としてのブラックマトリックス108、酸化シリコン（SiO₂）膜109、多結晶シリコン（polycrystalline silicon）膜110、ゲート

絶縁膜112、低抵抗の多結晶シリコン (p o l y - S i) からなるゲート113および走査線104および蓄積容量線107、層間絶縁膜102、ITOのような透明電極からなる画素電極105、アルミ (A1) とクロム (Cr) の2層構造からなる信号線103および層間接続電極122、SiN_xからなる保護膜123が形成されている。

【0044】スイッチング素子としてのTFT101は、前述のソース114およびドレイン115を有する活性層111と、ゲート絶縁膜112と、ゲート113とからその主要部が構成されている。

【0045】活性層111のゲート113に対面する部分の両脇はn型ドーパントである燐 (P) をドーピングして低抵抗とし、ソース114、ドレイン115が形成されている。ドレイン115はコンタクトホールにて層間絶縁膜102を貫通するアルミ (A1) とクロム (Cr) の2層構造からなる信号線103に接続されている。またソース114はコンタクトホールにて層間絶縁膜102を貫通するアルミ (A1) とクロム (Cr) の2層構造からなる層間接続電極122を介して、ITOの透明電極からなる画素電極105に接続されている。またゲート113は走査線104と一緒に低抵抗の多結晶シリコンで形成されている。

【0046】また、活性層111のソース側の端部121はゲート絶縁膜112の端部131を介して蓄積容量線107に対向するように配設されている。この蓄積容量線107は、前記のゲート113と同層の低抵抗の多結晶シリコン膜をパターンニングして設けられたものである。活性層111の端部121、ゲート絶縁膜112の端部131、蓄積容量線107によってMOS容量である蓄積容量106が形成されている。

【0047】そしてブラックマトリックス108は、図1において斜線の部分で示したが、膜厚が約200nmの遮光膜で、走査線104および信号線103が交差してなるマトリックス配線と画素電極105との間隙およびTFT101を覆い、かつ画素電極105、走査線104、信号線103、および蓄積容量線107を覆うことのないように配置されている。ただし図3に示すように、光の漏れをより確実に防ぐために、コントラスト比の低下などの影響のない範囲内で若干のオーバーラップを設けてある。

【0048】従来のように対向基板側に配置されたブラックマトリックスにおいてはその位置合わせのずれに対応するためにブラックマトリックスと画素電極とのオーバーラップが2乃至3μm程度必要であり、その画素間のピッチが60μmのときの開口部分の開口率は30%だった。しかし本発明に係るブラックマトリックス108においては、前記のようなオーバーラップの寸法は1μm以下にすることができるので、その開口部分の開口率は40%にまで大きくすることができ、画素の輝度やコント

ラスト比の低下を抑えて、十分な輝度を持ちかつ表示不良の発生を抑えた高品位な画像表示を実現している。

【0049】また、ブラックマトリックス108は走査線104を覆うことなく配設されているので、絶縁層としての酸化シリコン (SiO₂) 膜109などを介して走査線104との間で静電容量が形成されがなく、このような静電容量に起因した走査パルスの波形なまりや遅延によるTFT101の誤動作や動作遅延が抑制されて液晶表示素子の表示不良が解消される。こうして十分な輝度を持ちかつ表示不良の発生を抑えた高品位な画像表示を実現することができる。

【0050】また、本実施例のブラックマトリックス108は、信号線103を覆うことなく配設されているので、ブラックマトリックス108と信号線103との間に静電容量が形成されがなくなり、この静電容量に起因する信号電圧の変動などの問題も解消される。

【0051】さらに、金属製のブラックマトリックス108は、図2、図3にも明らかなように信号線103と画素電極105との間の間隙の下層に設けられているので、これが電気的シールドのように機能して信号線103と画素電極105との間でのクロストークを抑制する。これにより信号線103との間のクロストークに起因する画素電極105の電位変動が抑制される。このようなクロストークに起因する画素電極105の電位変動を実際に測定したところ、従来技術に係る液晶表示素子の電位変動率が1.0%であるのに対し、本実施例の液晶表示素子における電位変動率は、ブラックマトリックス108に電圧を印加しないときで0.7%、対向電極の電位程度の電圧を印加したときで0.3%にまで低減させることができることが確認された。

【0052】このような本実施例のアクティブマトリックス型液晶表示素子の製造方法を、その工程の順を追って簡略に説明する。

【0053】石英製透明絶縁基板100上に、膜厚200nm程度のチタン (Ti) やタンゲステン (W) などの金属膜のたはそのシリサイド膜などをスパッタリング法などにより成膜し、フォトエッチングなどでパターンングしてブラックマトリックス108を形成する。

【0054】次に800nm程度の膜厚の酸化シリコン (SiO₂) 膜109を常圧CVD法またはプラズマCVD法などで基板全面に成膜する。

【0055】次に多結晶シリコン (p o l y - S i) 膜を減圧CVD法により成膜して600度で24時間の固相成長させたのち、パターンングして活性層111を得る。この活性層111のソース114側の端部121は蓄積容量106の電極として用いられるように、蓄積容量線107と対向するように形成する。そしてこの活性層111の表面に熱酸化法によりゲート絶縁膜112を形成する。

【0056】次に減圧CVD法により多結晶シリコン

($p_{0.1}y-Si$) 膜を成膜し、これをパターニングしてゲート113、走査線104、蓄積容量線107を形成する。活性層111にはイオン注入法でn型ドーパントである燐(P)を打ち込み、ソース114およびドレイン115を形成する。

【0057】次に層間絶縁膜102として酸化シリコン(SiO_2)を減圧CVD法により成膜し、さらに画素電極105としてITO膜をスパッタリング法により成膜する。

【0058】そして層間絶縁膜102にコンタクトホールをあけ、その上にアルミ(A1)とクロム(Cr)の2層構造からなる信号線103および層間接続電極122を形成する。

【0059】そしてこれらの上層全体を覆うように SiN_x からなる保護膜123を、プラズマCVD法を用いて形成する。

【0060】このように本実施例のアクティブマトリックス型液晶表示素子は、石英製透明絶縁基板100の直上にブラックマトリックス108を形成してのちのプロセスがほとんど従来の製造プロセスを応用できるので、特殊な製造プロセスを付加する煩雑さや、製造コストの上昇もほとんどなく、製造方法の面から見ても優れている。

【0061】(実施例2)図4は本発明の第2の実施例のアクティブマトリックス型液晶表示素子の画素部分を示す平面図、図5はそのA-B線に沿う断面図である。なお、同図においては本発明の要点の理解を簡易にするために、蓄積容量を省略した構造のアクティブマトリックス型液晶表示素子の表示画素部分を示している。

【0062】本実施例のTFT基板の表示画素部分の層構造は、図5に示すように、下層から順に石英製透明絶縁基板200上に、多結晶シリコン($p_{0.1}y-Si$)からなるTFTの活性層211、ゲート絶縁膜212、低抵抗の多結晶シリコン($p_{0.1}y-Si$)からなるゲート213および走査線204、層間絶縁膜202、ITOのような透明電極からなる画素電極205、アルミ(A1)とクロム(Cr)の2層構造からなる信号線203および層間接続電極222、 SiN_x からなる保護膜223、チタン(Ti)やタンクスチール(W)などの金属膜あるいはこれらのシリサイド膜からなる遮光膜としてのブラックマトリックス208が形成されている。このブラックマトリックス208の厚さは200nmとした。また保護膜223の厚さは300nmとした。

【0063】このようにTFT基板の最上層に配置されたブラックマトリックス208の平面的な形状は、図4に示すように、画素電極205どうしの間隙およびTFT201を覆い、かつ画素電極205および走査線204は覆うことのないような形状に配設されている。ただし、光の漏れをより確実に防ぐために、コントラスト比の低下などの影響のない範囲内で若干のオーバーラップを設けてある。このオーバーラップの寸法は1μm以下で、画素電極205に対しての開口部分の開口率は40%にまで大きくすることができ、画素の輝度やコントラスト比の低下を抑えて、十分な輝度を持ちかつ表示不良の発生を抑えた高品位な画像表示を実現している。

【0064】また、信号線203と画素電極205との間のクロストークに起因する画素電極205の電位変動を測定したところ、従来技術に係る液晶表示素子の電位変動率が1.0%、第1の実施例の液晶表示素子における電位変動率が0.7%であるのに対して、この第2の実施例においてはブラックマトリックス208に電圧を印加しなくとも画素電極205の電位変動率は0.5%となった。これは、第2の実施例のブラックマトリックス208が画素電極205および信号線203に第1の実施例よりも近接して設けられているために、電気的シールド効果を高めることができたためである。

【0065】(実施例3)図6は本発明の第3の実施例のアクティブマトリックス型液晶表示素子の画素部分を示す平面図、図7はそのA-B線に沿う断面図である。

【0066】この第3の実施例においては、ブラックマトリックス308は走査線304、信号線303からなるマトリックス配線およびTFT301よりも上層で、かつ画素電極305よりも下層の位置に配置されている。そしてその平面的な形状は、画素電極305どうしの間隙およびTFT301を覆い、かつ画素電極305および走査線304は覆うことのないような形状に配設されている。ただし、光の漏れをより確実に防ぐために、コントラスト比の低下などの影響のない範囲内で若干のオーバーラップを設けてある。このオーバーラップの寸法は1μm以下で、画素電極305に対しての開口部分の開口率は40%にまで大きくすることができ、画素の輝度やコントラスト比の低下を抑えて、十分な輝度を持ちかつ表示不良の発生を抑えた高品位な画像表示を実現している。

【0067】本実施例のTFT基板の表示画素部分の層構造は、図7に示すように、下層から順に石英製透明絶縁基板300上に多結晶シリコン($p_{0.1}y-Si$)からなるTFTの活性層311、ゲート絶縁膜312、低抵抗の多結晶シリコン($p_{0.1}y-Si$)からなるゲート313および走査線304、層間絶縁膜302、アルミ(A1)とクロム(Cr)の2層構造からなる信号線303、 SiN_x からなる層間絶縁膜324、チタン(Ti)やタンクスチール(W)などの金属膜またはこれらのシリサイド膜からなる遮光膜としてのブラックマトリックス308、 SiN_x からなる保護膜323、層間接続電極322と一体形成されたITOのような透明電極からなる画素電極305が形成されている。

【0068】このブラックマトリックス308の厚さを200nm、保護膜323および層間絶縁膜324の厚さをそれぞれ200nmとした。

【0069】ブラックマトリックス308が上記のように配置されていることにより、本実施例においては、画素電極305のクロストークに起因する電位変動率を第2の実施例よりもさらに低減した0.4%とすることができた。これは、第2の実施例のブラックマトリックス208が画素電極205および信号線203に第1の実施例よりもさらに近接して設けられているために、電気的シールド効果をさらに高めることができたためである。

【0070】

【発明の効果】以上、詳細に説明したように、本発明のアクティブマトリックス型液晶表示素子は、走査線および信号線からなるマトリックス配線と画素電極との間の間隙やTFTを精度良く覆うブラックマトリックスを有することで、表示画素の輝度の低下の問題を解消し、かつTFTの動作遅延や誤動作に起因する液晶表示素子の表示不良の発生の問題を解消して、十分な輝度を持ちかつ表示不良の発生を抑えた高品位な画像表示の実現を可能としている。

【図面の簡単な説明】

【図1】本発明に係る第1の実施例のアクティブマトリックス型液晶表示素子の表示画素部分を示す平面図。

【図2】本発明に係る第1の実施例のアクティブマトリックス型液晶表示素子の表示画素部分のA-B線に沿う断面図。

【図3】本発明に係る第1の実施例のアクティブマトリックス型液晶表示素子を石英製透明絶縁基板側から見た平面図。

【図4】本発明に係る第2の実施例のアクティブマトリックス型液晶表示素子の画素部分を示す平面図。

【図5】本発明に係る第2の実施例のアクティブマトリックス型液晶表示素子の画素部分のA-B線に沿う断面

図。

【図6】本発明に係る第3の実施例のアクティブマトリックス型液晶表示素子の画素部分を示す平面図。

【図7】本発明に係る第3の実施例のアクティブマトリックス型液晶表示素子の画素部分のA-B線に沿う断面図。

【図8】従来の液晶表示素子の表示画素領域部分を示す平面図。

【図9】従来の液晶表示素子の表示画素領域部分のA-B線に沿う断面図。

【図10】TFT基板800と、これに対向して設けられる対向基板900を示す一部省略射視図。

【図11】対向基板900の断面図。

【符号の説明】

100…石英製透明絶縁基板

101…TFT

102…層間絶縁膜

103…信号線

104…走査線

20 105…画素電極

106…蓄積容量

107…蓄積容量線

108…ブラックマトリックス

109…酸化シリコン膜

111…活性層

112…ゲート絶縁膜

113…ゲート

114…ソース

115…ドレイン

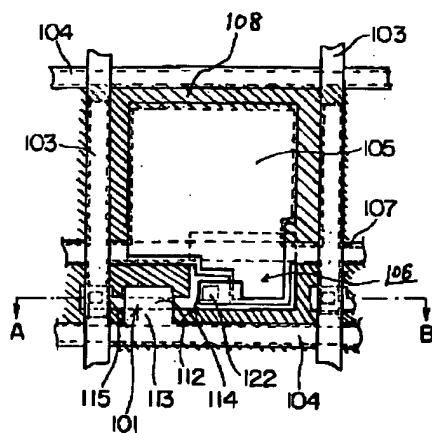
30 121…活性層のソース側の端部

122…層間接続電極

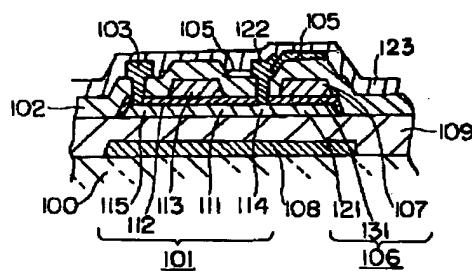
123…保護膜

131…ゲート絶縁膜の端部

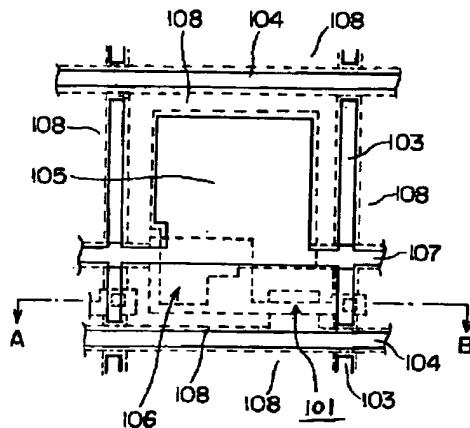
【図1】



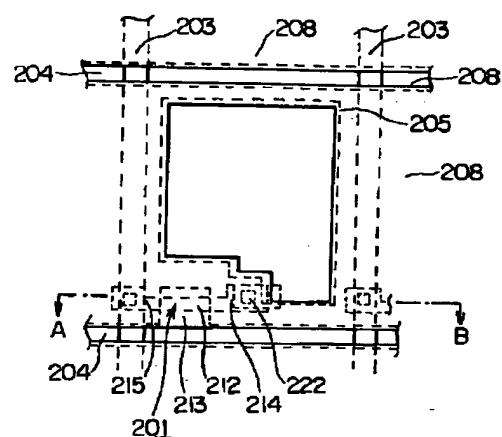
【図2】



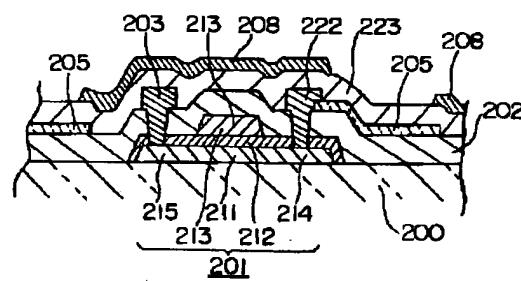
【図3】



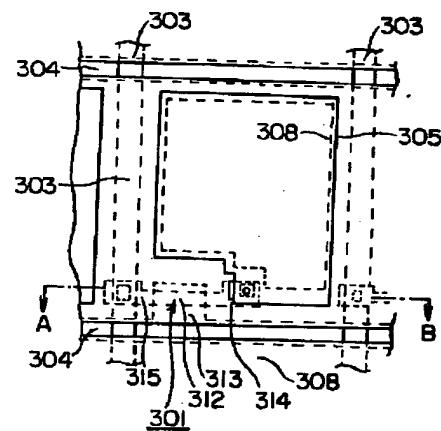
[図4]



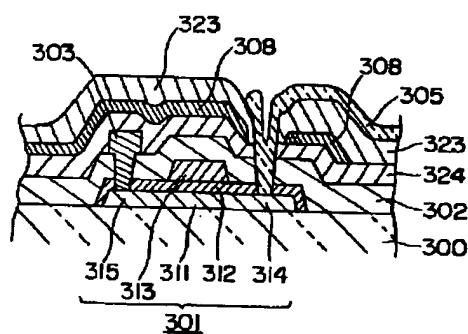
[图 5]



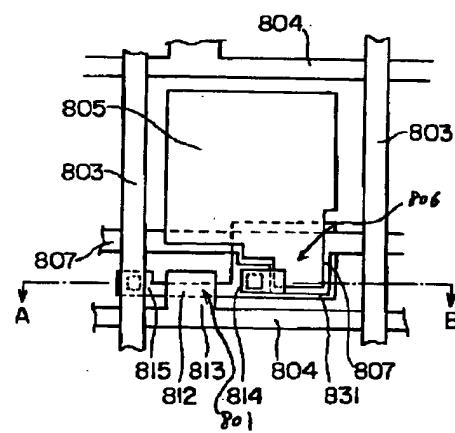
【図6】



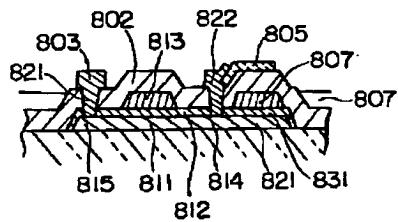
[图 7]



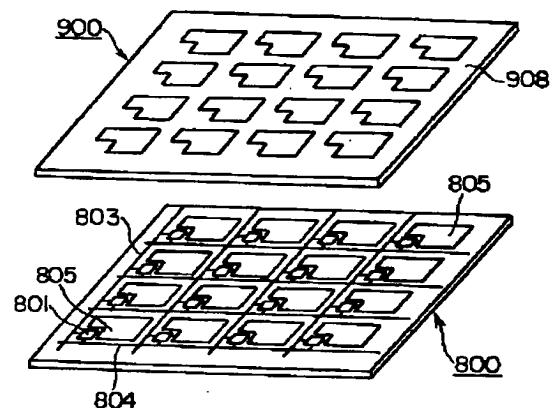
[图 8]



【図9】



【図10】



【図11】

